

Exercices de révision #3

1. Dans les transistors bipolaires, l'émetteur était plus dope que le collecteur. Dans les transistors CMOS, qu'est-ce qui distingue la source et le drain?

Physiquement, il n'y a rien qui les distingue. Par convention, on prend la source comme étant la patte avec la tension la PLUS élevée pour un PMOS et la patte avec la tension la MOINS élevée pour un NMOS.

2. Quand on applique une tension en la source et le drain, pourquoi est-ce que le canal forme est plus épais à la source qu'au drain?

C'est la tension entre la grille et le canal qui détermine l'épaisseur du canal. Si on avait une tension entre source et drain, on aurait des tensions $V_{G-CANAL}$ différentes des 2 bords du canal. En ayant des tensions différentes, on a des épaisseurs différentes.

3. Parfois on voit les transistors CMOS avec 4 pattes et parfois on les voit avec 3. Quelle est cette 4^e patte et pourquoi est-ce qu'on ne la représente pas toujours?

La 4^e patte est le substrat. La plupart du temps, c'est connecté soit à la masse (pour NMOS) ou soit à l'alimentation (pour PMOS). Puisque ces connexions sont souvent automatiques, ça ne sert à rien d'inclure la patte du substrat.

4. Pourquoi dit-on que les NMOS transmettent pas bien les tensions élevées entre source et drain?

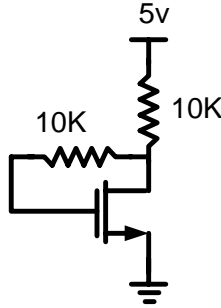
En appliquant une tension élevée, cette patte devient automatiquement le drain. Ça voudrait dire que l'autre patte, c'est la source. Si la tension à la source est faible, il commencera à y avoir un courant et donc, la tension à la source augmentera. Eventuellement, ça va monter et atteindre une valeur critique égale à $V_G - V_{TH}$. Si la tension au drain est plus faible que cette tension, cette tension se retrouvera à la source. On ne dira pas que cette tension est « élevée ». Si nous avons une tension plus élevée, la tension à la source va augmenter jusqu'à $V_G - V_{TH}$. À ce point, on aura $V_{GS} = V_{TH}$ et la tension à la source ne peut plus augmenter. La raison est parce V_{GS} deviendrait plus faible que V_{TH} .

5. Pourquoi dit-on que les PMOS transmettent pas bien les tensions faibles entre source et drain?

En appliquant une tension faible, cette patte devient automatiquement le drain. Ça voudrait dire que l'autre patte, c'est la source. Si la tension à la source est élevée, il commencera à y avoir un courant et donc, la tension à la source baisserait. Eventuellement, ça va baisser et atteindre une valeur critique égale à $V_G + V_{TH}$. Si la tension au drain est plus élevée que cette tension, cette tension se retrouvera à la source. On ne dira pas que cette tension est « faible ». Si nous avons une tension plus faible que

$V_G + V_{TH}$, la tension a la source va baisser jusqu'a $V_G + V_{TH}$. A ce point, on aura $V_{GS} = |V_{TH}|$ et la tension a la source ne peut plus baisser. La raison est parce V_{GS} deviendrait plus faible que $|V_{TH}|$.

6. Trouvez les tensions, le courant I_D et la région d'opération du transistor. Dans cet exercice, $\mu_N C_{OX} W/L = 0.001$.



On commence avec l'hypothese que notre transistor est en saturation.

$$I_D = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2$$

On entre les chiffres pour voir ce qui nous manque :

$$I_D = \frac{1}{2000} (V_{GS} - 0.7)^2$$

Puisque $V_S = 0$, on aura $V_{GS} = V_G$. De plus, il n'y a aucun courant qui entre dans la grille et donc, $V_G = V_D$ (pensez-y jusqu'a ce que ca devienne evident).

$$V_D = VDD - I_D R_D$$

$$I_D = \frac{1}{2000} (VDD - I_D R_D - 0.7)^2$$

$$I_D = \frac{1}{2000} (5 - I_D 10K - 0.7)^2$$

$$2000 I_D = (4.3 - I_D 10K)^2$$

$$2000 I_D = (4.3^2 - 2 \cdot 4.3 \cdot 10K \cdot I_D + I_D^2 10K^2)$$

$$2000 I_D = (18.49 - 86000 I_D + 100000000 I_D^2)$$

$$0 = (18.49 - 88000 I_D + 100000000 I_D^2)$$

$$I_D = \frac{533 \mu A}{347 \mu A}$$

Avec $533 \mu A$, j'aurais un V_{GS} negatif (-0.33v)

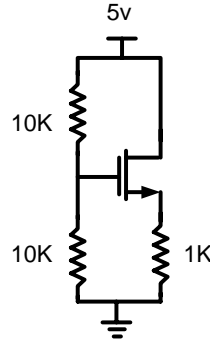
Avec $347 \mu A$, j'aurais un V_{GS} positif (1.53v)

Sachant que $V_G = V_D$, on aurait toujours $V_{GD} = 0$ et donc, on serait toujours en saturation (si ca conduisait). Ca nous amene presque automatiquement a la prochaine question/reponse.

7. Expliquez pourquoi on dit que le transistor de la question 6 sera toujours en saturation s'il conduisait?

Puisqu'il n'y a pas de courant qui entre dans la grille, la tension au drain et a la grille sera la meme. Si $V_{GD}=0$, il n'y a pas de canal au drain et donc, on est en saturation.

8. Trouvez les tensions, le courant et la region de fonctionnement de ce transistor.
 Pour cet exercice, $\mu_N C_{OX} W/L=0.005$.



On commence avec l'hypothese que notre transistor est en saturation.

$$I_D = \frac{1}{2} \mu C_{OX} \frac{W}{L} (V_{GS} - V_{TH})^2$$

On entre les chiffres pour voir ce qui nous manque :

$$I_D = \frac{1}{400} (2.5 - V_S - 0.7)^2$$

$$I_D = \frac{1}{400} (1.8 - V_S)^2$$

$$400I_D = (1.8^2 - 3.6V_S + V_S^2)$$

$$400I_D = (1.8^2 - 3600I_D + 1000000I_D^2)$$

$$0 = (3.24 - 4000I_D + 1000000I_D^2)$$

$$I_D = \begin{matrix} 1.1mA \\ 2.9mA \end{matrix}$$

Le courant de 2.9mA donnerait un V_S de 2.9. Puisque V_G est 2.5, on n'aurait pas de canal (cut off)... Un courant de 2.9mA en cutoff semble incoherent.

Avec un courant de 1.1mA, on aurait V_S de 1.1 et un V_{GS} de 1.4 ce qui est possible.

Puisque le drain est connecte a l'alimentation, on sera normalement en saturation.

Pourquoi? Parce que, pour etre en triode, on a besoin d'un V_G qui est V_{TH} de plus que V_D . Si V_D est a la tension la plus elevee, c'est difficile d'avoir quelque chose de plus gros et donc, le canal sera normalement coupe (s'il conduisait). Evidemment, si on etait capable de generer une tension plus elevee que l'alimentation (pompe a charge, par exemple), il serait possible de se mettre en region triode (mais ce n'est pas le cas ici).